وزارت علوم تحقیقات و فناوری

دانشگاه صنعتی سجاد

غیردولتی-غیرانتفاعی

دستور کار آزمایشگاه الکترونیک ۱

تهیه و تنظیم

دکتر هومن نبوتی

فهرست مطالب صفحه

پیش گفتار

آزمایش ۱ : آشنایی با قطعات نیمه هادی ۱

آزمایش ۲ : مدارهای دیودی Clipper و Clamper ۵

آزمایش ۳ : یکسوسازها و رگولاتورها ۸

آزمایش ٤ : رسم منحنی مشخصه ورودی و خروجی BJT ۱۲

آزمایش ۵ : بایاس BJT ۱۵

آزمایش ٦ : تقویت کننده امیتر مشترک ۱۸

آزمایش ۷ : تقویت کننده بیس مشترک ۲۲

آزمایش ۸ : مدارهای ترانزیستوری با مقاومت ورودی بزرگ ۲٤

آزمایش ۹ : رسم مشخصه انتقال و منحنی خروجی JFET و اندازه‌گیری پارامترهای آن ۲۷

آزمایش ۱۰ : مدارات بایاس JFET ۳۰

آزمایش ۱۱ : تقویت کننده سورس مشترک ۳۳

آزمایش ۱۲ : تقویت کننده درین مشترک ۳٦

_ضمیمه اول : آشنایی با المان‌های الکترونیکی ۳۹

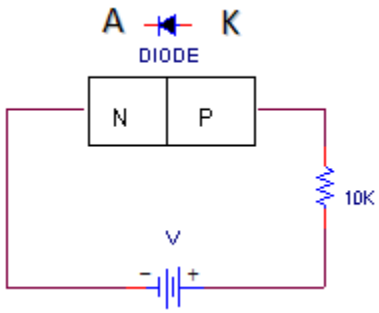
_ضمیمه دوم : مدل مداری پروب و ورودی اسیلوسکوپ ٤۲

_اطلاعات قطعات آزمایشگاه ٤٤

آزمایش۱: آشنایی با قطعات نیمه هادی

هدف آزمایش: در این آزمایش با بعضی قطعات نیمه هادی مانند دیود و ترانزیستور آشنا می‌شوید و روشهایی برای تعیین پایه‌های این قطعات فرا خواهید گرفت.همچنین به کمک یک مدار منحنی مشخصه دیود را رسم می‌کنید.

تئوری آزمایش: ساختمان یک دیود پیوندی P-N در شکل(۱-۱) دیده می شود. همانطور که می‌دانید دیود تنها از یک جهت جریان را عبور می‌دهد چنانچه ولتاژ V درشکل (۱-۱) مثبت باشد (بر طبق پلاریته نشان داده شده) دیود هدایت خواهد کرد و افت ولتاژ دیود در ۰,۷ V (برای دیود های Si) خواهد بود و اگر V منفی باشد از دیود هیچ جریانی عبور نمی‌کند و ولتاژ منبع در دو سر دیود ظاهر خواهد شد.



شکل (۱-۱)

مرحله ۱: در مدار شکل (۱-۱) از دیود سیلیکونی ۱N۴۰۰۱ استفاده کنید و ولتاژمنبع تغذیه را در V ۳+ تنظیمنمایید.

در این حالت V_D را اندازه بگیرید.جهت ولتاژ منبع را تغییر دهید و مجددا V_D را اندازه گیری کنید.

این آزمایش را برای دیود ژرمانیومی تکرار کنید و نتیجه آزمایش را برای دو دیود یادداشت کنید.

نوع دیود	V_D	$-V_D$
۱N٤۰۰۱		
ژرمانیومی		

جدول (1-1)

مرحله ۲: بهکمک مولتی متر دیجیتالی که در اختیار دارید می‌توانید پایه‌های دیود را تعیین کنید و $V_{(on)}$دیود را در جریان بایاس ۱mA اندازه گیری کنید. برای این منظور پروب قرمز مولتی متر را به ورودی (V.Ω) و پروب سیاه رنگ را به ورودی (COM) وصل کنید و سلکتور مولتی متر را در مقابل علامت قرار دهید . اگر پروب قرمز را به آند و پروب سیاه را به کاتد متصل کنید مولتی متر علامت $V_{(on)}$ دیود را بر حسب ولت نشان خواهد داد اما در حالت معکوس در صفحه مولتی متر علامت بی نهایت (Out Of Rang) ظاهر خواهد شد. این آزمایش را برای دیود سیلیکونی و ژرمانیومی و زنر که در اختیار دارید انجام دهید و $V_{(on)}$ دیود ها را یادداشت کنید.

به کمک یک اهم متر نیز می‌توان دیود را تست کرد یا پایه‌های آن را مشخص کرد . به این صورت که اگر پروب مثبت اهم متر به آند و پروب منفی به کاتد اتصال داده شود باتری مولتی متر دیود را بایاس خواهد کرد مولتی متر مقاومت اهمی کمی را نشان خواهد داد. در غیر این صورت دیود در حالت بایاس معکوس قرار خواهد گرفت و مقاومت اهمی زیادتری را نشان می‌دهد. این روش در جدول پیوست شرح داده شده است. مطابق دستور العمل جدول دیودهایی را که در اختیار دارید امتحان کنید.

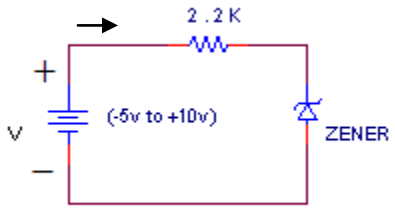
مرحله ۳: به کمک مدار شکل (۱-۱) می‌توانید منحنی مشخصه دیود را بدست آورید. از دیود سیلیکونی استفاده کنید و با تغییر ولتاژ V از ۰ تا ۱۰ ولت جدول زیر را کامل کنید. با توجه به مقادیر اندازه گیری شده منحنی مشخصه را رسم کنید.

این آزمایش را برای دیود ژرمانیومی تکرار کنید.

V	۰	۰,۲	۰,۴	۰,۶	۰,۸	۱	۲	۴	۶	۸	۱۰
V_D											
I_D											

جدول (۲-۱)

مرحله ۴: برای رسم مشخصه دیود زنر مانند مرحله ۳ عمل کنید . ولتاژ V را از ۵v- تا ۱۰v+ تغییر دهید. در هرحالت V_z و I_zرا اندازه بگیرید و با توجه به مقادیر اندازه گرفته شده منحنی I_z را بر حسب V_z رسم کنید .



شکل (۲-۱)

جدول (۳-۱)

V	-۵	-۲	-۱	-۰,۵	۰	۱	۲	۳	۴	۵	۱۰
V_Z											
I_Z											

مرحله ۵ : همانطور که می‌دانید هر ترانزیستور BJT را می‌توان متشکل از دو دیود B-E و B-C دانست. بنابراین برای تشخیص پایه B ترانزیستور می‌توان این دیودها را با یکی از روش‌هایی که در مرحله ۲ شرح داده شده است امتحان کرد. بین کلکتور وامیتر دیودی وجود ندارد و اهم متر مقاومت زیادی را نشان می‌دهد. اگر پایه B را به پروب منفی مولتی متر دیجیتال و پروب مثبت را یکبار به پایه E یا C متصل کنیم هر پایه‌ای که مقاومت بیشتری را نشان داد پایه E می‌باشد و در ضمن ترانزیستور از نوع PNP است در مورد ترانزیستور NPN بایستی پروب مثبت (قرمز) را به B وصل نماییم.

توجه: در صورتی که با مولتی متر آنالوگ آزمایش می‌کنید جای پروب ها به صورت صحیح می‌باشد (B ترانزیستور NPN با پروب منفی و B ترانزیستور PNP با پروب مثبت).

با توجه به مطالب فوق و استفاده از جدول پیوست پایه‌های ترانزیستور را تعیین کنید بر روی مولتی متر دیجیتالی که در اختیار دارید سوکتی برای قرار دادن ترانزیستور وجود دارد ترانزیستور را داخل سوکت قرار دهید (با رعایت ترتیب پایه ها) و سلکتور را در مقابل h_{fe} بگذارید در این حالت مولتی متر β ترانزیستور را اندازه می‌گیرد.

مرحله ۶ : با توجه به ساختمان JFET و استفاده از جدول پیوست پایه‌های ترانزیستور FETکه در اختیار دارید را مشخص کنید. این ترانزیستور از نوع JFET و کانال n است.

به پرسشهای زیر پاسخ دهید :

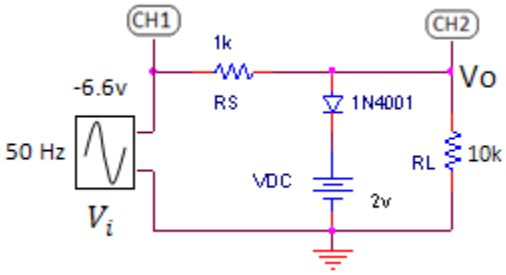
۱. چرا در مدار شکل (۱-۱) ازمقاومت ۱۰KΩ استفاده شده است ؟
۲. برای اندازه گیری جریان در مدار شکل (۱-۱) بدن استفاده از آمپر متر چگونه عمل می‌کنید ؟
۳. اگر در اندازه گیری β جای پایه‌های کلکتور و امیتر را عوض کنید بهره جریان به شدت کاهش می‌یابد. علت را توضیح دهید ؟
۴. چنانچه سلکتور مولتی متر در هنگام اندازه گیری ولتاژ بر روی اهم گذاشته شود احتمال آسیب دیدن مولتی متر وجود دارد. علت را توضیح دهید ؟

آزمایش۲: مدارهای دیودی Clipper و Clamper

هدف آزمایش: با انجام این آزمایش با مدارهای Clipper و Clamper و بدست آوردن مشخصه انتقال این مدارها آشنا می‌شوید.

تئوری آزمایش: در بسیاری مدارها مطلوبست که سطوح یک موج متناوب محدود شود. برای این منظور از مدارهای Clipperو Clamper استفاده می‌شود. مدارهای Clipper موج متناوب را در سطوح تعیین شده برش می‌دهند بنابراین در این مدارها شکل موج تغییر می‌کند اما در مدارهای Clamper با تغییر سطح DC ولتاژ ماکزیمم یا می‌نیمم موج ورودی در مقدار خواسته شده تثبیت می‌شود.

مرحله ۱: مدار شکل (۲-۱) نمونه یک مدار Clipper است. در این مدار V_i یک موج سینوسی با دامنه ۶$v_{(rms)}$ و فرکانس ۵۰ Hz است. از دیود ۱N۴۰۰۱ استفاده کنید و V_{DC} را در ۲v تنظیم کنید.



شکل (۲-۱)

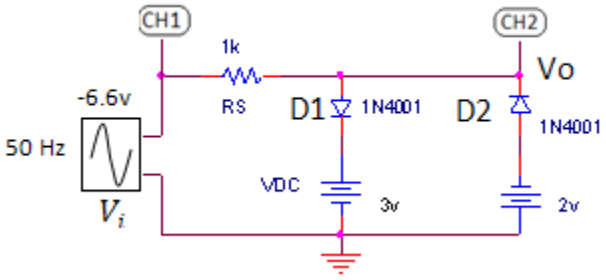
الف) شکل موج ورودی و خروجی را روی اسیلوسکوپ مشاهده کنید،ولتاژ برش و زاویه برش را اندازه بگیرید.

ب) اسیلوسکوپ را در حالت (x-y) قرار دهید و مشخصه انتقال را بدست آورید.

ج) به جای R_L=۱۰KΩ از مقاومت بار ۱KΩ استفاده کنید و اثر تغییر را بر شکل موج ولتاژ خروجی بررسی کنید.

د) از روی شکل موج خروجی و مشخصه انتقال V_γ را اندازه بگیرید.

مرحله ۲: مدار شکل (۲-۲) یک مدار Clipper دو سطحی است، در این مدار V_i یک موج سینوسی با دامنه $۶v_{(rms)}$ و فرکانس ۵۰Hz است.



شکل (۲-۲)

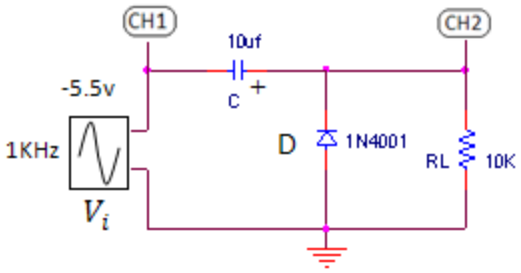
الف) شکل موج ورودی و خروجی را روی اسیلوسکوپ مشاهده کنید.

ب) اسیلوسکوپ را در حالت (x-y) قرار دهید و مشخصه انتقال را بدست آورید.

ج)از روی شکل موج خروجی و مشخصه انتقال V_γ را اندازه بگیرید.

مرحله ۳: مدار شکل (۲-۳) نمونه یک مدار Clamper است. در این مدار Vi یک سیگنال مربعی با دامنه $\pm ۵v$ و فرکانس ۱KHz است. خازن C از نوع الکترولیتی است. در هنگام قرار دادن خازن حتما به پلاریته آن توجه کنید. دیود را از نوع ۱N۴۰۰۱ اتخاب کنید.

در این مدار چانچه در حین کار دامنه سیگنال ورودی کاهش یابد در کار مدار اختلال ایجاد می‌شود و سطح کلمپ تغییر خواهد کرد برای رفع این اشکال معمولا یک مقاومت بزرگ به صورت موازی با دیود قرار می‌دهند این مقاومت با تامین راهی برای تخلیه خازن Cعیب مذکور را بر طرف می‌سازد البته این حقیقت را نمی‌توان نادیدهگرفت که اضافه کردن مقاومت به مدار به قیمت ایجاد اعوجاج اندکی در خروجی تمام خواهد شد.



شکل (۲-۳)

الف) شکل موج خروجی را مشاهده و به دقت رسم کنید. مقدار DC شکل موج خروجی را اندازه بگیرید.

ب) اثر افزایش و کاهش فرکانس را در دو فرکانس f_H =(۲۰۰ KHz وf_L = ۵۰ Hz) بر روی شکل موج خروجی بررسی کنید.

ج)جهت دیود را معکوس کنید (همراه با تغییر جهت خازن) شکل موج خروجی چگونه تغییر می‌کند.

به پرسش های زیر پاسخ دهید :

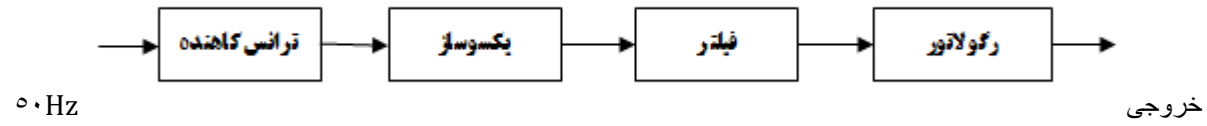
۱. علت اسفاده از R_S در مدار شکل (۱-۲) چیست ؟
۲. مدار شکل(۲-۳) را تحلیل کنید ؟
۳. دلیل اعوجاج V_O در اثر افزایش یا کاهش فرکانس در مدار شکل (۲-۳)را توضیح دهید ؟
۴. علت اینکه در استفاده از خازن های الکترولیتی باید پلاریته صحیح را رعایت کرد چیست ؟

آزمایش ۳:یکسو سازها و رگولاتورها

هدف آزمایش: با انجام این آزمایش با روش طراحی و مراحل ساخت یک منبع تغذیه ساده (آداپتور) آشنا می‌شوید.

تئوری آزمایش: بلوک دیاگرام یک منبع تغذیه که برای تبدیل برق شهر به ولتاژ مستقیم تنظیم شده استفاده می‌شود در شکل (۳-۱)دیده می‌شود. اولین بلوک یک ترانس کاهنده است که برای کاهش سطح ولتاژ برق شهر بکار می‌رود. نسبت دور با توجه بهسطح مطلوب DC انتخاب می‌شود. مرحله بعد یکسوساز است مدار مناسب برای این قسمت یکسوساز پل است که در این آزمایش با مشخصات آن آشنا می‌شوید. اضافه کردن فیلتر برای کاهش اعوجاج انجام می‌گیرد. فیلترهای معمول برای این قسمت از نوع C یا LC هستند.

در نهایت با اضافه کردن یک رگولاتور ولتاژ خروجی را در برابر تغییر ولتاژ ورودی تثبیت می‌کنیم.

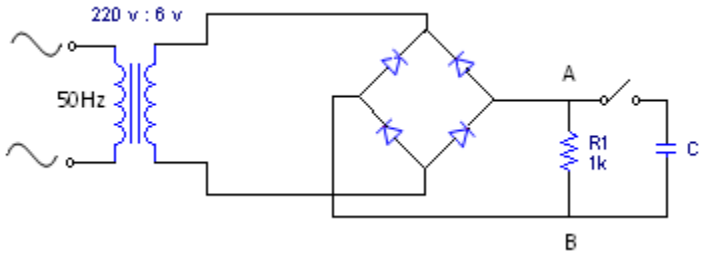


شکل(۳-۱)

یکی از ساده‌ترین انواع رگولاتور که در این آزمایش از آن استفاده می‌شود، رگولاتور زنری است، ولتاژ شکست دیود زنر را برابر دامنه مطلوب خروجی انتخاب می‌کنیم. مقاومت R_Sبرای محدودکردن جریان دیود اضافه شده‌است و مقدار آن به گونه‌ای انتخاب می‌شود که وقتی بار اتصال باز است،جریان دیود کمتر از $I_{Z(\max)}$ بوده و در شرایط زیر صدق کند .

$$R_S = \frac{(Vi-Vz)}{I_{Z(\max)}} \quad I_{Z(\max)} = ٤٠\text{mA}$$

مرحله ۱: به جای بلوک اول و دوم از مدار شکل (۳-۲) استفاده کنید. در این مدار V_{AB}را بر روی اسیلوسکوپ مشاهده کنید و V_m را اندازه بگیرید. با ولتمتر DC ،V_{DC}را نیز تعیین کنید و فرمول $V_{DC} = V_m \frac{۲}{\pi}$ را تحقیق کنید.



شکل(۳-۲)

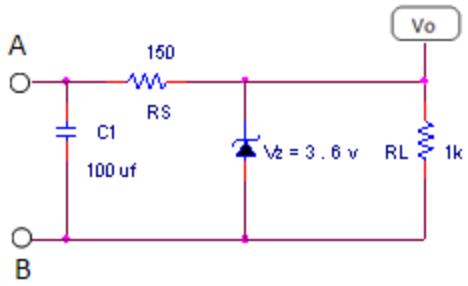
مرحله ۲: خازن C را به نقاط A و B متصل کنید (با رعایت پلاریته صحیح). در مرحله اول خازن را برابر $۱۰\mu f$ در نظر بگیرید و با مشاهده V_{AB} ، V_{DC} و دامنه را اندازه بگیرید. خازن را با یک خازن بزرگتر($۱۰۰\mu f$) عوض کنید و مجددا V_{DC} و $V_{r(p-p)}$ را اندازه بگیرید. فرکانس نوسان ریپل چقدر است ؟

C	V_{AB}	V_{DC}	$V_{r(p-p)}$	F_r
$۱۰\mu f$				
$۱۰۰\mu f$				

جدول(۳-۱)

مرحله ۳: مدار رگولاتور که در شکل (۳-۳) دیده می‌شود را به مدار یکسوساز اضافه کنید و ولتاژ خروجی را اندازه بگیرید. به جای R_L یک پتانسیومتر ۳KΩ قرار دهید و حداقل مقاومت باری را که به ازای آن ولتاژ خروجی تثبیت شده است را بیابید. همچنین درصد رگولاسیون را برای R_L =۱۰$K\Omega$محاسبه کنید.

$$\% Reg = \frac{(V_{nl} - V_{fl})}{V_{nl}} \times ۱۰۰$$

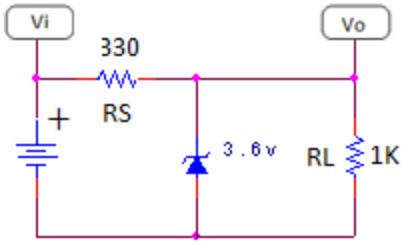


شکل(۳-۳)

مرحله ۴:در مدار شکل (۳-۴)با تغییر منبع ولتاژ DC جدول زیر را کامل کنید و حداقل ولتاژ ورودی (V_i) (را که به ازای آن زنر به ناحیه شکست می‌رسد را تعیین کنید.

V_i	۰	۲	۳	٤	٥	٦	۷	۸	۹
V_o									

جدول (۳-۲)



شکل (۳-٤)

به پرسش های زیر پاسخ دهید :

۱. مدار یکسوکننده پل را با یکسوکننده تمام موج با ترانس سه سر مقایسه کنید ؟
۲. ضریب ریپل را در آزمایش ۲ مقایسه کنید ؟
۳. اشکال عمده رگولاتور این آزمایش چیست ؟
۴. چرا اگر مقاومت بار از یک حد معین کمتر باشد، عمل تنظیم ولتاژ خروجی قطع می‌شود ؟
۵. روش محاسبه R_S را توضیح دهید ؟
٦. Pulling Effect و Pushing Effect را چگونه می‌توانید اندازه بگیرید؟

آزمایش۴:رسم منحنی مشخصه ورودی و خروجی BJT

هدف آزمایش: در این آزمایش با روش بدست آوردن منحنی مشخصه ورودی (I_Bبر حسب V_{BE}) و منحنی مشخصه خروجی (I_C بر حسب V_{CE}) برای I_B های مختلف ترانزیستور در آرایش امیتر مشترک آشنا می‌شوید و با رسم این منحنی‌ها پارامترهای β_{DC} ، r_o ، $V_{CE(sat)}$ ، I_{CEO} را محاسبه می‌کنید. همچنین اثر تغییر دما را برای این پارامترها بررسی خواهید کرد.

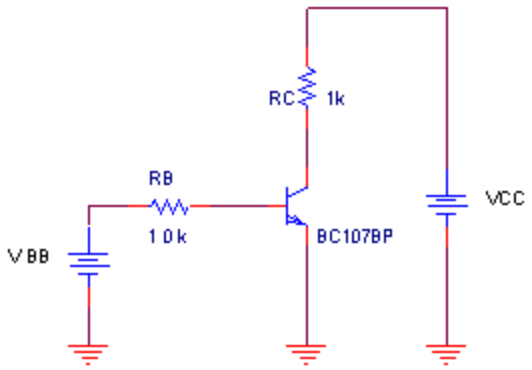
تئوری آزمایش : در آرایش امیتر مشترک، روابط بین جریان‌های ترانزیستور توسط فرمول‌های زیر تشریح می‌شود. در این روابط I_{CEO} معمولا قابل چشم‌پوشی است.

$$\beta_{DC} = \frac{\alpha_{DC}}{1 - \alpha_{DC}} \approx \frac{I_C}{I_B} \quad I_C = \beta_{DC} \cdot I_B + I_{CEO}$$

$$I_E = (\beta_{DC} + 1) \cdot I_B + I_{CEO}$$

اما این معادلات عملکرد ترانزیستور را دقیقا مشخص نمی‌کند. زیرا اولا β_{DC} مقدار ثابتی نیست و تابع I_Cو V_{CE} است به طوری که با افزایش I_C ، β_{DC} تا حد معینی افزایش پیدا می‌کند و سپس کاهش می‌یابد و با افزایش V_{CE}پیوسته زیاد می‌شود. علاوه بر این، این معادلات با فرض معلوم بودن I_B نوشته شده‌اند. در صورتی که برای مشخص بودن I_B ، نحوه تغییرات آن بر حسب V_{BE} باید معلوم باشد. بنابراین برای طراحی دقیق مدارهای ترانزیستوری منحنی‌های مشخصه ترانزیستور (ورودی و خروجی) باید مشخص باشد .

مرحله ۱ : مدار شکل (۴-۱) را ببندید. V_{CE} را در ۱V تنظیم کنید و با تغییر منبع V_{BB}، I_B را تغییر دهید و جدول زیر را کامل کنید . آزمایش را برای $V_{CE} = 6V$ تکرار کنید. دقت کنید که در هنگام آزمایش V_{CE} ثابت باقی بماند. تغییرات این پارامتر را با تغییر V_{CC} کنترل کنید. منحنی I_B بر حسب V_{BE} را در $V_{CE} = 1V$ و $V_{CE} = 6V$ رسم کنید.



شکل (۴-۱)

$I_B(\mu A)$	۰	۱۰	۲۰	۴۰	۶۰
V_{BE}					

جدول (۴-۱)

مرحله ۲: با تغییر V_{BB}، I_B را در مقادیر μA(۰،۱۰،۲۰،۳۰،۴۰) تنظیم کنید و با تغییر منبع ولتاژ V_{CC} ، V_{CE} را تغییر دهید. در هر حالت جریان کلکتور را اندازه بگیرید. اگر در هنگام تغییر V_{CE}، I_B تغییر کرد، پتانسیومتر را مجددا تنظیم کنید.

جدول(۴-۲) را پر کنید و با رسم منحنی I_C بر حسب V_{CE} به ازای هرمقدار $\beta = \Delta I_C / \Delta I_B$ را حساب کنید.

	I_B \ V_{CE}	0	1	2	5	10
I_C	$0\mu A$					
	$10\mu A$					
	$20\mu A$					
	$30\mu A$					
	$40\mu A$					

جدول (٤-۲)

مرحله ۳: در $I_B = ۳۰\mu A$ و $V_{CE} = ۵V$ = $\beta_{DC} = I_C / I_B$ را اندازه بگیرید.اکنون ترانزیستور را با هویه گرم کنید و مقادیر I_B و V_{CE} را دوباره در $۳۰\mu A$ و $۵V$ تنظیم کنید. با اندازه‌گیری I_C، β_{DC} را مجددا محاسبه نمایید.

به پرسش‌های زیر پاسخ دهید :

۱. علت استفاده از R_C و R_B در مدار شکل (۴-۱) چیست ؟
۲. علت تغییر I_C بر حسب V_{CE} رادر مرحله ۲ توضیح دهید ؟
۳. با توجه به مقادیر جدول (۴-۲) مقدار β ، I_{CBO} ، $V_{BE(on)}$ و r_o راتعیین کنید ؟
۴. تغییرات β_{DC} بر حسب دما چگونه است ؟
۵. با توجه به منحنی مشخصه خروجی r_o را در $I_B = ۳۰\mu A$ و $V_{CE} = ۵V$ محاسبه کنید ؟

آزمایش۵:بایاس BJT

هدف آزمایش: در این آزمایش با روش طراحی دو مدار متداول بایاس BJT آشنا می‌شوید و پایداری حرارتی آنها را با هم مقایسه خواهید کرد .

تئوری آزمایش : برای آنکه از ترانزیستور به عنوان تقویت‌کننده استفاده شود باید آن را در ناحیه فعال تغذیه کرد. در این حالت پیوند بیس- امیتر در جهت مستقیم و پیوند بیس – کلکتور در جهت معکوس تغذیه می‌گردد.

نقطه‌کار و تغذیه مناسب ترانزیستور بستگی به خواسته‌هایی مانند :

حداکثر دامنه مجاز در خروجی ، حداقل تلفات ، پهنای باند ، پایداری حرارتی ، کم کردن عدد نویز ، افزایش بهره و خطی کردن عملکرد تقویت‌کننده دارد. ما در اینجا دو نوع بایاس BJT را بررسی خواهیم کرد. نوع اول که مدار آن در شکل (۵-۱) دیده می‌شود چون جریان بیس ثابت بوده و می‌توان گفت عامل اصلی تعیین‌کننده آن مقاومت R_B است بدین لحاظ این مدار بایاس ثابت (Fixed Bias) نامیده می‌شود. این مدار به آسانی طراحی می‌شود، اما پایداری حرارتی مناسبی ندارد و ضریب پایداری حرارتی آن از رابطه $S = \beta + ۱$ بدست می‌آید که ضعف عمده این مدار می‌باشد.

در شکل (۵-۲) از روش خود بایاس (Self Bias) استفاده شده‌است. فیدبک ایجاد شده توسط R_E پایداری مدار را بهبود می‌بخشد و ضریب پایداری این مدار عبارتست از :

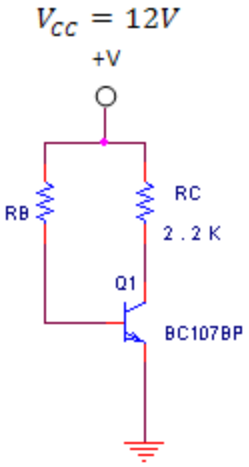
$$R_B = R_۱ \parallel R_۲ \text{و} S = \frac{\beta + ۱}{۱ + \beta \cdot \frac{R_E}{R_E + R_B}}$$

مرحله ۱ : مدارهای شکل (۵-۱) و (۵-۲) را برای $V_{CE} = ۶v$ طراحی کنید .

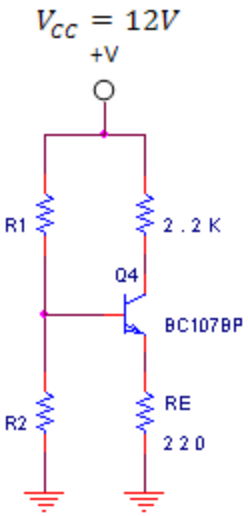
$$(V_{EB(on)} = ۰.۶v \text{ ،} V_{cc} = ۱۲\ v \text{ ،} R_C = ۲.۲K\Omega)$$

این مدارها را ببندید و V_{CE} و I_C را اندازه بگیرید در هر قسمت با نزدیک کردن هویه به ترانزیستور آن را گرم کنید و تغییرات V_{CE} را مشاهده کنید.

مرحله ۲: در مدار شکل (۵-۲) به جای R_2 از یک پتانسیومتر $10\ K\Omega$ استفاده کنید و اثر تغییر R_2 را بر روی V_{CE} بررسی کنید مقدار R_2 که به ازای آن $V_{CE} = 6v$ می‌شود را بدست آورید.



شکل (۵-۱)



شکل (۵-۲)

$$I_C = \frac{V_{CC} - V_{CEQ}}{R_C + R_E}$$

$$I_C = \frac{V_{CC} - V_{CEQ}}{R_C} V_B = I_C \cdot R_E + V_{BE(on)} R_B = \frac{(V_{CC} - V_{BE(on)}) \cdot \beta}{I_C}$$

$$V_B = \frac{V_{CC} \cdot R_2}{R_1 + R_2}$$

$$R_1 \| R_2 \ll \beta \cdot R_E \Rightarrow R_1 \| R_2 = \frac{\beta \cdot R_E}{10}$$

$$R_1 = \cdots K\Omega \text{ و } R_2 = \cdots K\Omega$$

به پرسش‌های زیر پاسخ دهید :

۱. تغییر چه پارامترهایی در ترانزیستور در اثر افزایش دما باعث ناپایداری نقطه کار می‌شود ؟
۲. در مدار شکل (۵-۲) افزایش هر یک از مقادیر R_1،R_2،R_C،R_E چگونه بر I_C و V_{CE} تاثیر می‌گذارند ؟
۳. چرا برای تنظیم نقطه بایاس در مدار شکل (۵-۲) به جای مقاومت R_1 از پتانسیومتر استفاده نکرده‌ایم ؟
۴. چگونه می‌توان با اضافه کردن یک دیود پایداری حرارتی مدار خود بایاس را بهبود بخشید ؟
۵. چه عناصری و چگونه در پایداری حرارتی موثر هستند ؟

آزمایش ۶:تقویت کننده امیتر مشترک

هدف آزمایش:در این آزمایش با مشخصات تقویت‌کننده در آرایش امیتر مشترک آشنا می‌شوید و ضمن اندازه‌گیری پارامترهای این نوع تقویت‌کننده، اثر خازنهای کوپلاژ و بای پس را بررسی خواهید کرد.

تئوری آزمایش:در تقویت کننده امیتر مشترک سیگنال ورودی به بیس ترانزیستور اعمال می‌شود و سیگنالخروجی از کلکتور گرفته می‌شود وامیتر هم در خروجی وجود دارد. ضریب تقویت ولتاژ و جریان در این نوع تقویت‌کننده بالاست. اگر در مدار شکل(۶-۱) از مدل تقریبی ترانزیستور استفاده کنیم برای محاسبه پارامترهای تقویت‌کننده می‌توان از روابط زیر کمک گرفت:

$$R_i = R_1 \| R_2 \| h_{ie} \quad A_V = -\frac{R_C \| R_L}{r_e}$$

با خازن بای‌پس :

$$R_o = R_c \qquad A_i \approx h_{ie}$$

$$R_i = R_1 \| R_2 \| [h_{ie} + (\beta + 1)R_E] \quad A_v = -\frac{R_C \| R_L}{R_E + r_e}$$

بدون خازن بای پس:

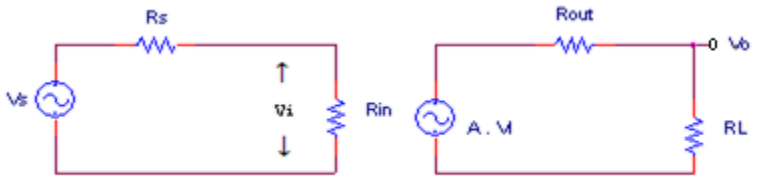
$$R_o = R_C \qquad A_i = h_{fe}$$

همانطور که در آزمایش پنجم مشاهده کردید اضافه کردن مقاومت R_E در امیتر ترانزیستور باعث افزایش پایداری حرارتی می‌شود، اما در عین حال بهره تقویت‌کننده را کم می‌کند. برای افزایش بهره R_E را با خازن C_b بای‌پس می‌کنیم.

مرحله شبیه سازی:

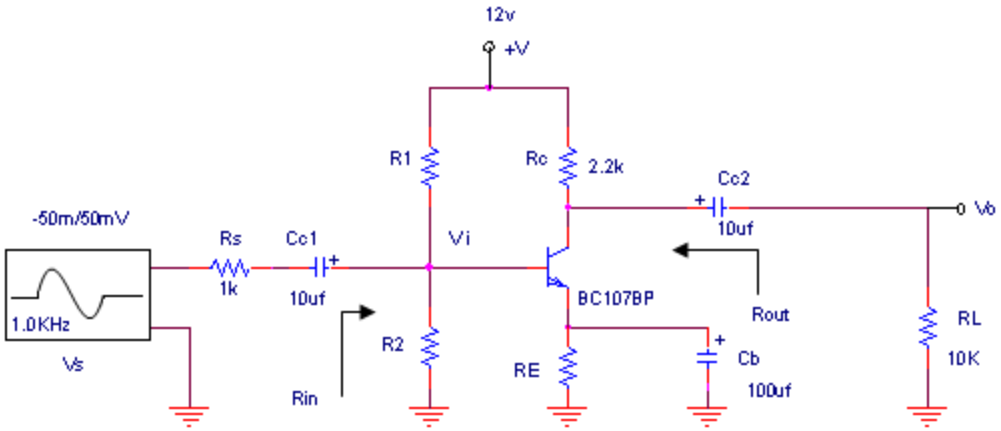
مدار شکل (۶-۱)را با توجه به مقادیر محاسبه شده در آزمایش پنجم انتخاب کنید.V_Sرا یک سیگنال سینوسی با دامنه۵۰mvو فرکانس۱KHzدر نظر بگیرید. حال مدار را بصورت شماتیک در یکی از نرم افزارهای شبیه ساز رسم کرده و بهره ولتاژ،مقاومت ورودی و مقاومت خروجی را به دو روش دستی وشبیه سازی کامپیوتری بدست آورده ونتایج را با هم مقایسه کنید.(از ترانزیستورBC۱۰۷یا ۲N۲۲۲۲ برای شبیه سازی استفاده کنید.)

مدار معادل تقویت کننده را مانند شکل(۶-۱) فرض کنید، در این صورت اگر $R_L = R_{out}$باشد،V_oنسبت به حالتی که $R_L = \infty$ است، نصف می‌شود، بنابر این $V_O = A.V_i$ نصف شده است. همچنین اگر $R_s = R_i$ باشد،V_iنسبت به حالتی که $R_s = ۰$ است نصف می‌شود. از این مطلب در آزمایش‌های آینده برای اندازه‌گیری R_i و R_O استفاده خواهیم کرد.



شکل (۶-۱)

مرحله۱: مدارشکل(۶-۲) را ببندید. مقادیر مقاومتهای بایاس را با توجه به مقادیر محاسبه شده در آزمایش پنجم انتخاب کنید(با تغییر $R_۲$ توسط یک پتانسیومتر V_{CEQ} را برای ۶v تنظیم کنید.)V_S را یک سیگنال سینوسی با دامنه۵۰mv و فرکانس ۱KHzدر نظر بگیرید. با $R_L = ۱۰K\Omega$ ، $V_O V_i$ و V_S را اندازه بگیریدو $A_V = \frac{V_O}{V_i}$،$A_{VS} = \frac{V_O}{V_S}$ را محاسبه کنید. همچنین اختلاف فاز بین V_Oو V_i را تعیین کنید.



شکل(۶-۲)

R_L	V_O	V_i	V_S	A_V	A_{VS}
10KΩ					

جدول(٦-٢)

مرحله ۲:با اندازه گیری ولتاژ R_S و R_L و I_{in} و I_{out} را اندازه بگیرید و $A_V = \frac{I_{out}}{I_{in}}$ را محاسبه کنید.

مرحله ۳:به جای R_L و R_S از یک پتانسیومتر با اندازه مناسب(مثلا ۵KΩ) استفاده کنید و R_{out} و R_{in} را تعیین کنید.

مرحله ۴:حداکثر دامنه مجاز در ورودی و خروجی را برای آنکه شکل موج خروجی بدون اعوجاج باشد، را تعیین کنید.

مرحله ۵:خازن بای پس را بردارید و اثر حذف آن را بر بهره ولتاژ و امپدانس ورودی بررسی کنید.

به پرسشهای زیر پاسخ دهید:

۱. در مرحله ۳ آزمایش ، رنج مناسب پتانسیومتر را چگونه انتخاب می‌کنید؟
۲. مفهوم Cut Off Clipping و Saturation Clipping چیست؟
۳. مقادیر خازنهای کوپلاژ وبای‌پس چگونه انتخاب می‌شود؟

آزمایش ۷:تقویت کننده بیس مشترک

هدف آزمایش:

آشنایی با تقویت کننده ترانزیستوری در آزمایش بیس مشترک و اندازه گیری پارامتر های آن

تئوری آزمایش:

مزیت عمده استفاده از ترانزیستور در آرایش بیس مشترک پهنای باند زیاد آن است.نمای مداری یک تقویت کننده که با این آرایش طراحی شده است در شکل(۷-۱)دیده می‌شود. در این مدار بیس ترانزیستور توسط خازن بای‌پس C_b زمین می‌شود. این تقویت‌کننده دارای بهره ولتاژ زیاد، بهره جریان کمتر از یک ومقاومت ورودی کم و مقاومت خروجی زیاد است.

با محاسبه این پارامتر ها می‌توان از روابط زیر کمک گرفت:

$$R_O \approx R_C R_{in} = \frac{h_{ie}}{1+h_{fe}} = \mathrm{r_e}$$

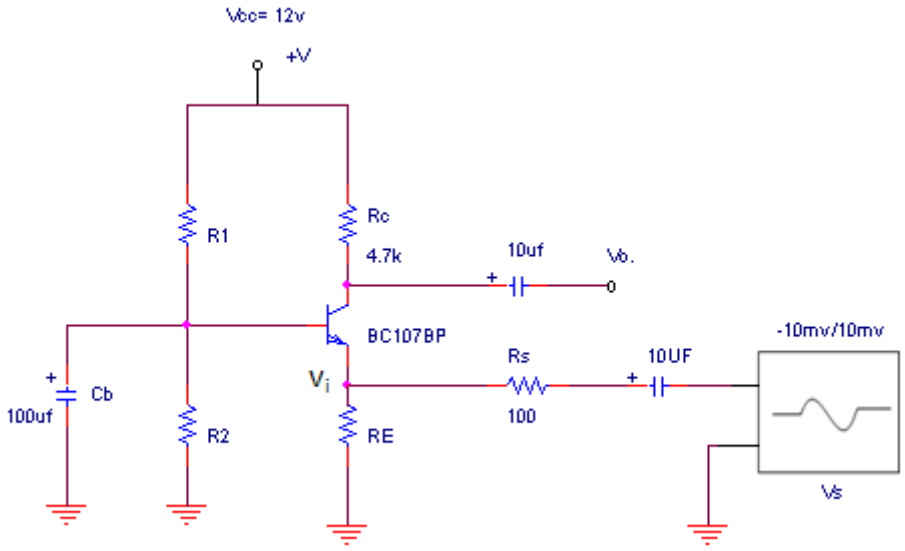
$$A_V = \frac{R_C}{r_e} A_i = \frac{h_{fe}}{1+h_{fe}} \approx 1$$

از این آرایش در اسیلاتور ها،تقویت کننده‌های ولتاژ ومدارات تطبیق امپدانس بین منابع با امپدانس خروجی کوچک و امپدانس‌های بار بزرگ(مثلا طبقه ورودی یک تقویت‌کننده دیگر) استفاده می‌شود.

مرحله طراحی و شبیه سازی:

مدار شکل(۷-۱) را برای $V_{CEQ} = 6v$ و $I_{CEQ} = 1mA$ و $R_C = 4.7K\Omega$ طراحی کنید.حال مدار را بصورت شماتیک در یکی از نرم افزارهای شبیه سازی رسم کرده، بهره ولتاژ، مقاومت ورودی و مقاومت خروجی را به دو روش دستی و شبیه‌سازی کامپیوتری بدست آورده ونتایج را با هم مقایسه کنید.(V_S را یک سیگنال سینوسی با دامنه۱۰mv وفرکانس۱۰KHz را انتخاب کنید،از ترانزیستور۱۰۷BC یا ۲N ۲۲۲۲ برای شبیه‌سازی استفاده کنید.)

مرحله ۱: مدار شکل(۷-۱)را ببندید.با اندازه گیری V_O و V_i و A_V را محاسبه کنید واختلاف فاز بین این دو ولتاژرا تعیین کنید.همچنین حداکثر دامنه ورودی وخروجی که به ازای آن ولتاژ خروجی بدون اعوجاج است را بدست آورید.با اندازه‌گیری ولتاژ مقاومت$R_S = 100\Omega$، I_i را محاسبه کنید و از آنجا $A_i = I_l/I_i$ را تعیین کنید.با قرار دادن یک پتانسیومتر۱۰۰Ω به جایR_S ، R_i را و با قرار دادن یک پتانسیومتر۱۰KΩ بین V_O و زمین، R_O را اندازه بگیرید.



شکل(۲-۱)

مرحله۲:مقدار مقاومت R_E را تغییر بدهید.آیا بهره ولتاژ ثابت باقی می‌ماند؟

مرحله۳:خازن C_b را بردارید و اثر آن را بر روی R_i و A_v بررسی کنید.

به پرسشهای زیر پاسخ دهید:

۱. چرا پهنای باند آرایش بیس مشترک زیاد است؟
۲. تقویت کننده امیتر مشترک را با بیس مشترک مقایسه کنید؟
۳. علاوه بر روش شرح داده شده در آزمایش، چه روش دیگری را برای اندازه گیری I_i پیشنهاد می‌کنید؟
۴. روشهای افزایش بهره ولتاژ را در این نوع تقویت‌کننده بررسی کنید؟
۵. چرا با حذف خازن C_b بهره کاهش می‌یابد؟

آزمایش ۸:مدارهای ترانزیستوری با مقاومت ورودی بزرگ

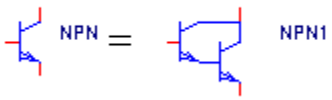
هدف آزمایش:آشنائی با ترکیب دارلینگتون و اندازه گیری پارامترهای آن

تئوری آزمایش:یکی از ترکیب هائی که در تقویت کننده‌ها مورد استفاده قرار می‌گیرد زوج دارلینگتون می‌باشد. به علت اینکه در بعضی از تقویت‌کننده‌ها ترانزیستورهای موجود برای این منظور دارای β پائینی می‌باشند لذا برای اینکه β و امپدانس ورودی را افزایش دهیم می‌توانیم از زوج دارلینگتون مانند مدار شکل(۸-۱) استفاده کنیم.

در این ترکیب امیتر ترانزیستور اول به بیس ترانزیستور دوم متصل شده است، این تقویت‌کننده ولتاژ را تقویت نمی‌کند ولی بهره جریان آن بسیار بالا است. زوج دارلینگتون را می‌توان بصورت یک ترانزیستور با h_{fe} بزرگ در مدارهای کلکتور مشترک بکار برد.

یکی از اشکالات عمده مدار دارلینگتون این است که جریان نشتی ترانزیستور اول توسط ترانزیستور دوم تقویت می‌شود بطوریکه استفاده بیش از دو ترانزیستور در ترکیب دارلینگتون عملا مقدور نیست.

درآنالیز مدارها می‌توان بجای این ترکیب از یک ترانزیستور معادل استفاده کرد :



$Q_1 : h_{ie1}, h_{fe1}$ $Q_2 : h_{ie2}, h_{fe2}$ $Q : h_{ie}, h_{fe}$

$$\left.\begin{aligned} h_{ie} &= h_{ie1} + (1 + h_{fe2})h_{ie2} \\ h_{ie} &= h_{fe2}\frac{V_T}{I_{C2}} \approx h_{fe2}\frac{V_T}{h_{fe2}.I_{C1}} = \frac{h_{ie1}}{h_{fe1}} \end{aligned}\right\} \Rightarrow \quad h_{ie} = 2\,h_{ie1}$$

$$I_C = I_{C1} + I_{C2} \xrightarrow[I_{B1} = I_B]{I_{B2} = I_{E1}} h_{fe}.I_B = h_{fe1}.I_B + h_{fe2}(1 + h_{fe1})I_B$$

$$\Rightarrow \quad h_{fe} = h_{fe1} + h_{fe2} + h_{fe1}.h_{fe2} \quad \Rightarrow \quad h_{fe} \approx h_{fe1}.h_{fe2}$$

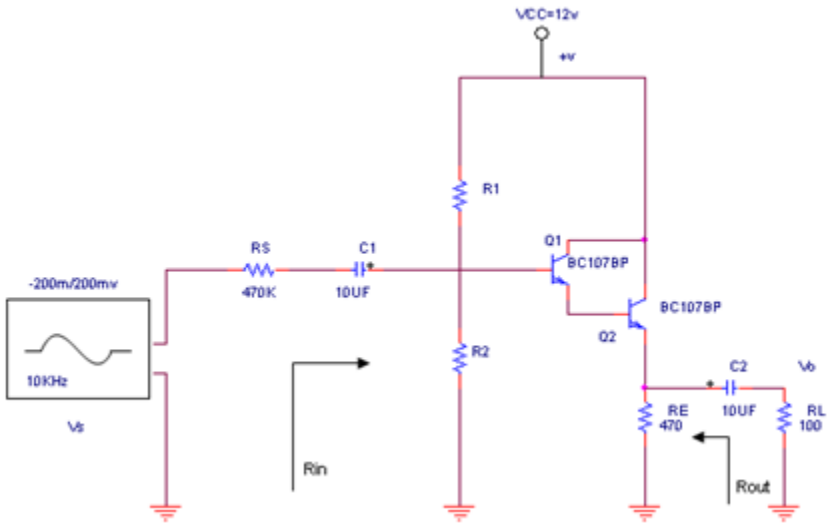
$$A_V \approx 1 \qquad R_{in} = R_1 \| R_2 \| [h_{ie} + (1 + h_{fe}).R_L]$$

$$A_I = 1 + h_{fe} \qquad R_O = \frac{R_S + h_{ie}}{1 + h_{fe}}$$

تمرین طراحی و شبیه سازی:

مدار شکل(۸-۱) را برای $R_L = ۱۰۰\Omega$ طوری طراحی کنید که خروجی ماکزیمم سوئیچینگ را داشته باشد. سپس مدار را بصورت شماتیک در یکی از نرم افزارهای شبیه‌ساز رسم کرده از ترانزیستور BC۱۰۷ یا ۲N۲۲۲۲ برای $Q_۱$ و $Q_۲$ استفاده کنید، سیگنال ورودی با دامنه ۲۰۰mv و فرکانس ۱۰KHz در نظر بگیرید.

بهره ولتاژ، مقاومت ورودی و مقاومت خروجی را به دو روش دستی و شبیه سازی کامپیوتری بدست آورده و نتایج را مقایسه کنید.



شکل (۸-۱)

مرحله ۱: مدار شکل(۸-۱)را ببندید. v_s را سیگنال سینوسی با دامنه ۲۰۰mv و فرکانس ۱۰KHz در نظر بگیرید. با اندازه گیری ولتاژ R_S =۴۷۰KΩ، i_iرا محاسبه کنید و $\frac{i_L}{i_i} = A_i$ را تعیین کنید. و سپس A_V و R_{in} و R_{out} را تعیین کنید.

مرحله۲: اختلاف فاز بین ورودی و خروجی را اندازه بگیرید.

به پرسشهای زیر پاسخ دهید:

۱. چطور می‌توان اثر کاهش مقاومت ورودی توسط مقاومت‌های بایاس R_1 وR_2را حل کرد؟

۲. هر یک از تغیرات زیر جه تاثیری بر امپدانس خروجی تقویت کننده می‌گذارد؟

الف)کاهش R_L ب) افزایش R_1 ج)کاهش R_S

د) افزایش h_{fe} ه)کاهش V_{cc}

۳. تحت شرایط زیر امپدانس ورودی تقویت‌کننده چگونه تغییر می‌کند؟

الف)کاهش R_L ب) افزایش R_S ج) افزایش R_1

د) کاهش R_2 ه) افزایش h_{fe}

۴. اثر هر یک از تغییرات زیر را بر روی A_i و A_V بررسی کنید.

الف)افزایش R_L ب)کاهش R_E ج) افزایش h_{fe}

د) کاهش R_1 ه) افزایش R_S

آزمایش ۹:رسم مشخصه انتقالومنحنیخروجی J-FET و اندازه‌گیری پارامترهای آن

هدف آزمایش:دراین آزمایش با اندازه‌گیری‌هایی که در دو مدار انجام می‌دهید ، منحنی مشخصه انتقال (I_D بر حسب V_{GS}) و منحنی مشخصه خروجی یک ترانزیستور FET را رسم می‌کنید. با توجه به این منحنی‌ها I_{DSS}،V_P،g_m وr_{DS} را اندازه خواهید گرفت و اثرحرارت را بر روی V_P وI_{DSS} بررسی می‌کنید.

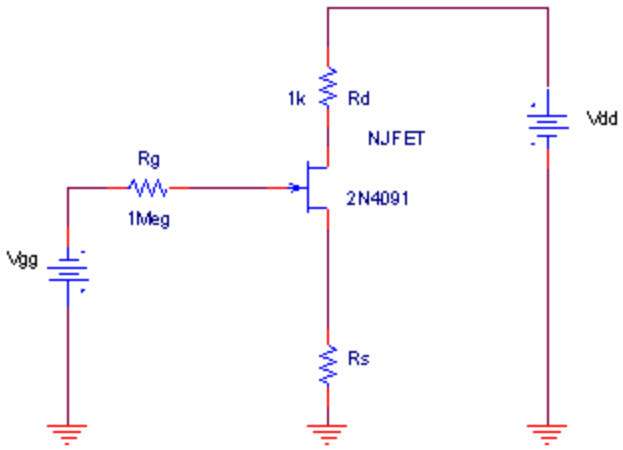
تئوری آزمایش:عملکرد یک ترانزیستور FET به خوبی توسط منحنی‌های خروجی ومشخصه انتقال توصیف میشود.مشخصه انتقالFET توسط منحنی سهمی با معادله$I_D = I_{DSS}(1 - \frac{V_{GS}}{V_P})^2$تقریب زده می‌شود.برای رسم مشخصه انتقال، V_{DS} را ثابت نگه می‌داریم و با تغییر V_{GS}، I_D را اندازه می‌گیریم.منحنی خروجی ترانزیستور تغییرات I_D را بر حسب V_{DS} در V_{GS} نشان می‌دهد. این منحنی‌ها معمولا برای چند V_{GS} متفاوت (از صفر تا V_P)رسم می‌شوند.

مرحله۱:با توجه به جدول پیوست آزمایش ۱، پایه های J-FET را که در اختیار دارید(ترانزیستور با شماره ۲N۴۰۹۱) تعیین کنید. توجه کنید که ترانزیستور از نوع کانال N است.

مرحله۲:مدار شکل(۹-۱) برای بدست آوردن منحنی مشخصه انتقالی J-FET پیشنهاد می‌شود.با تغییر منبع ولتاژ V_{GG}، V_{GS} را تغییر دهید و در این حالت I_D را اندازه بگیرید. دقت کنید تا در طول آزمایش V_{DS} ثابت باقی بماند.جدول زیر را کامل کنید و منحنی مشخصه انتقال را رسم کنید. برای ثابت کردن V_{DS} منبع V_{DD} را در هر مرحله تنظیم کنید.

V_{GS}	۰,۵	۰	-۱	-۲	-۳	-٤	-٥	-٦	-۸
I_D									

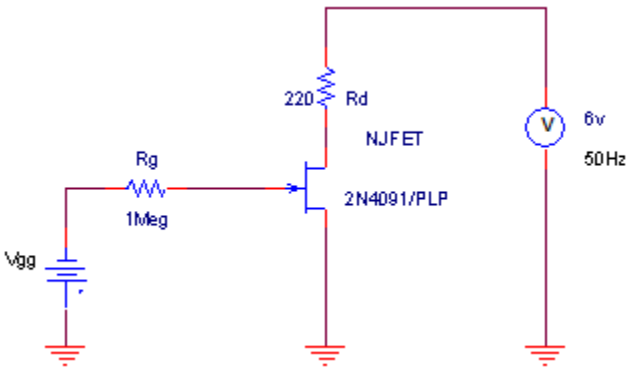
جدول (۹-۱)



شکل(۹-۱)

مرحله۳:به وسیله نزدیک کردن هویه به ترانزیستور آن را گرم کنید و اثر حرارت را بر I_{DSS} و V_P مشاهده و یادداشت کنید.

مرحله۴:به کمک مدار شکل (۹-۲)و با قرار دادن اسیلوسکوپ در حالت(X-Y) می‌توان منحنی خروجی ترانزیستور را مشاهده کرد. با تنظیم منبع V_{GS}،V_{GG} را تغییر دهید و جابجایی منحنی فوق را مشاهده کنید. I_D و V_{DS} را بر روی اسیلوسکوپ اندازه بگیرید و جدول (۹-۲) را کامل کنید.



شکل (۹-۲)

V_{GS}	V_{DS} در شروع Pinch Off	جریان درین درحالت Pinch Off
۰		
-۲		
-٤		
-٦		
V_P		

جدول (۹-۲)

به پرسشهای زیر پاسخ دهید:

۱. I_{DSS} و V_P در اثر افزایش دما چگونه تغییر می‌کنند؟

۲. نقطه پایدار حرارتی بر روی مشخصه انتقال چگونه انتخاب می‌شود؟

۳. چگونه می‌توانید از روی منحنی خروجی r_{DS} را محاسبه کنید؟

۴. V_P و I_{DSS} را با توجه به دو منحنی که رسم کرده اید، بدست آورید؟

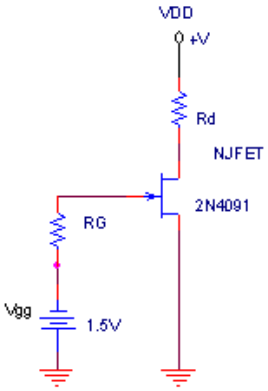
۵. با استفاده از منحنی مشخصه انتقال $g_m = \frac{\Delta I_D}{\Delta V_{GS}}\Big|_{V_{DS}=cte}$ را در $V_{GS} = -3V$ اندازه بگیرید؟

آزمایش ۱۰:مدارات بایاس J-FET

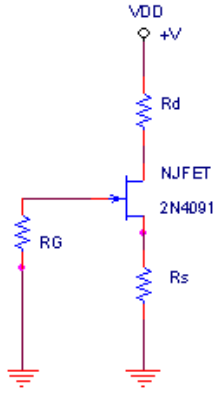
هدف آزمایش:در این آزمایش با دو نوع از مدارهای متداول بایاس FET آشنا می‌شوید و پایداری حرارتی این مدارها را با هم مقایسه خواهید کرد.

تئوری آزمایش:گستره تغییرات پارامتر های J-FET وسیع است. بنابراین طراحی مدار بایاس باید بگونه‌ای باشد که تغییرات نقطه کار در اثر تغییرات این پارامترها یا تغییر دما اندک باشد.در غیر این صورت علاوه بر آنکه ممکن است ترانزیستور از ناحیه اشباع(Pinch-Off) خارج شود بهره ولتاژ مدار نیز ثابت نخواهد بود. در این آزمایش دو نوع مدار بایاس بررسی می‌شود.مدار شکل(۱۰-۱) از بایاس ثابت یا (Gate Bias) استفاده می‌کند. این نوع بایاس پایداری مناسبی در برابر تغییر پارامترهای FET ندارد و برای ایجاد بایاسینگ احتیاج به دو منبع تغذیه است، اما در شکل(۱۰-۲) فیدبک ایجاد شده توسط R_S پایداری مدار را بهبود می‌بخشد.مقدارR_S برای تعیین نقطه کار مناسب انتخاب می‌شود.

مرحله ۱:با توجه به روابط و مقادیر مشخص شده و با استفاده از پارامترهای ترانزیستور که در آزمایشهای قبل اندازه گرفته‌اید، مدار شکل(۱۰-۱)را برای V_{DS}= ۶V و مدار شکل(۱۰-۲) را برای I_D= ۱۰mA طراحی کنید. این مدارها را ببندید و مقادیر V_{DS}،I_D،V_{GS} را اندازه بگیرید.



شکل(1-10)



شکل (2-10)

$V_{DD} = 12v, R_D = 1k\Omega, R_G = 1M\Omega$

$I_D = \frac{(V_{DD}-V_{DSQ})}{R_D} \Rightarrow I_D = \cdots mA$

$I_D = I_{DSS}(1-\frac{V_{GS}}{V_P})^2 \Rightarrow V_{GS} \approx V_{GG} = \cdots v$

$V_{DD} = 12v, R_D = 470\Omega, R_G = 1M\Omega$

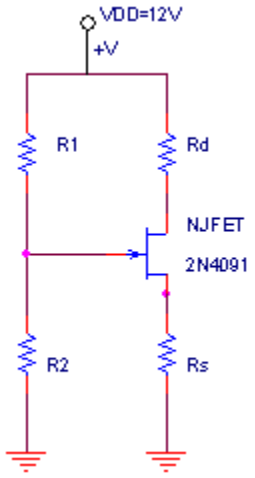
$I_D = I_{DSS}(1-\frac{V_{GS}}{V_P})^2 \Rightarrow V_{GS} = \cdots V$

$V_{GS} = -R_S I_D \Rightarrow R_S = \cdots K\Omega$

مرحله۲:بوسیله نزدیگ کردن هویه به ترانزیستور آن را گرم کنید و تغییرات نسبی V_{DS} را در دو مدار اندازه بگیرید.

مرحله۳:در این مرحله تغذیه ترانزیستور با استفاده از مدار خود بایاس می‌باشد ومی‌توان با انتخاب مناسب R_1و R_2 و همچنین R_S حداکثر پایداری را در نقطه کار ایجاد کرد. مدار را ببندید و با تعویض ترانزیستور تغییر جریان نقطه کار را مشاهده و یادداشت کنید.(حداقل سه نمونه از یک ترانزیستور گذاشته شود)

مدار را برای $I_D = ۱mA$ ، $V_{DS} = ۴V$ طراحی کنید. بطوریکه $R_۱ + R_۲ = ۱۲۰K\Omega$ باشد.(مقادیر I_{DSS} و V_P را قبلا مشخص کرده اید.)



شکل(۱۰-۳)

به پرسشهای زیر پاسخ دهید:

۱. مدارهای بررسی شده را از نظر پایداری حرارتی مقایسه کنید؟
۲. علت قرادادن R_G در گیت ترانزیستور در شکل (۱۰-۲) چیست؟
۳. در تعیین نقطه کار J-FET چه نکاتی را باید رعایت کرد؟
۴. جریان I_D به کدام یک از مقاومت های R_S،R_D،R_1،R_2 وابستگی چندانی ندارد؟
۵. نقطه کار مدارهای این آزمایش در چه منطقه ای(teriod یا Pinch Off) بوده است؟چرا؟

آزمایش۱۱:تقویت کننده سورس مشترک

هدف آزمایش : در این آزمایش با مشخصات تقویت‌کننده سورس مشترک و عملکرد خازنهای کوپلاژ و بای‌پس آشنا خواهید شد.

تئوری آزمایش:آرایش سورس مشترک یکی از مناسبترین انتخاب‌ها برای طراحی تقویت‌کننده است که در شکل (۱۱-۱) مشاهده می‌شود. همانطور که در آزمایش قبل مشاهده کردید، اضافه کردن مقاومت R_S در سورس ترانزیستور پایداری نقطه بایاس را بهبود می‌بخشد، اما بهه ولتاژ مدار کم می‌شود.

$$A_V = \frac{V_O}{V_S} = \frac{-g_m.(R_D \parallel R_{DS})}{۱ + g_m.R_S} \approx \frac{-g_m.R_D}{۱ + g_m.R_S}$$

برای افزایش بهره R_S را برای سیگنال های AC صفر می‌کنیم به این صورت که مقاومت را توسط یک خازن نسبتا بزرگ که در فرکانس کار مدار ،امپدانس ناچیزی داشته باشد بای‌پس می‌کنیم. در این حالت می توان نوشت:

$$A_V = -g_m.(R_D \parallel r_{DS}) \approx -g_m.R_D$$

مقاومت خروجی این تقویت کننده برابر $R_L \parallel r_{DS}$ است. مقدار r_{ds} در ناحیه Pinch Off بسیار بزرگ است

بنابراین:$R_{out} \approx R_D$

مقدار مقاومت ورودی تقویت کننده نیز از موازی کردن R_G با مقاومت ورودی J-FET بدست می‌آید.

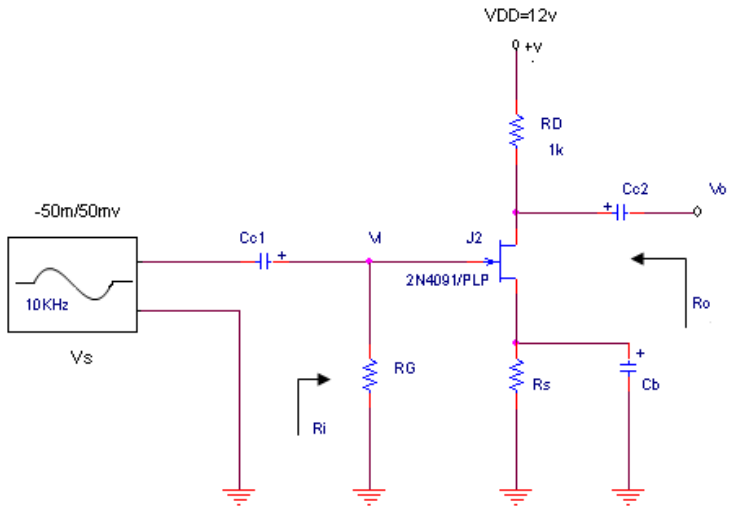
مقاومت ورودی J-FET معمولا بسیار بزرگ(در حدود۱۰۰MΩ) است بنابر این مقاومت ورودی تقریبا با R_G برابر است مقدار R_G معمولا بزرگ انتخاب می‌شود تا امپدانس ورودی تقویت کننده زیاد باشد.

این موضوع یکی از مهمترین مزایای تقویت‌کننده‌هایFET است که باعث می‌شود این مدارها برای تقویت سیگنال تولید شده توسط منابع با امپدانس بالا(مانند میکروفون) بسیار مناسب باشد.

مرحله شبیه سازی:

مدار شکل (۱۱-۱)را بصورت شماتیک در یکی از نرم افزارهای شبیه ساز رسم کرده سپس بهره ولتاژ مدار را بدست آورید.

مرحله ۱:مدار شکل(۱۱-۱) را ببندید. مقدار R_D وR_S را با توجه به آزمایش قبل و برای اینکه نقطه کار وسط خط بار DC باشد، ($V_{DS} = ۶V$) انتخاب کنید. مقدار خازنهای کوپلاژ($C_{C۲}$ و$C_{C۱}$) را ۱۰µf و مقدار خازن بای‌پس (C_b) را۱۰۰µf را انتخاب کنید و V_S را سیگنال سینوسی با دامنه ۵۰mv وفرکانس ۱۰KHz در نظر بگیرید. با اندازه‌گیری V_O وV_I، $A_V = \frac{V_O}{V_i}$ را محاسبه کنید و اختلاف فاز بین ورودی و خروجی را اندازه بگیرید.



شکل (۱۱-۱)

مرحله۲:بین V_O و زمین یک پتانسیومتر ۱۰KΩ قرار دهید و با روش شرح دادهشده R_O را اندازه بگیرید . همچنین با سری کردن پتانسیومتر۲MΩ با منبع ورودی R_i را تعیین کنید.

مرحله۳: خازن بای‌پس را بردارید و بهره ولتاژ را مجددا اندازه بگیرید. سپس به جای C_b از یک خازن$10\mu f$ استفاده کنید و بهره ولتاژ را تعیین کنید. علت کاهش بهره را تو ضیح دهید.

مرحله۴: حداکثر دامنه سیگنال ورودی و خروجی را که به ازای آن خروجی بدون اعوجاج مشاهده می‌شود را بدست آورید.

به پرسشهای زیر پاسخ دهید:

۱. چگونه می‌توان با تغییر نقطه کار بهره ولتاژ مدار را کنترل کرد؟
۲. بهره جریان مدار این آزمایش را محاسبه کنید؟
۳. علت استفاده از خازن های کوپلاژ چیست وپلاریته آنها چگونه تعیین می‌شود؟
۴. نتیجه‌ای را که در مرحله سوم آزمایشگرفته‌اید، توجیه کنید؟
۵. در حالتیکه خازن بای‌پس وجود دارد برای افزایش بهره چه راهی پیشنهاد می‌کنید؟
۶. برای افزایش دامنه ولتاژ خروجی چه راهی را پیشنهاد می‌کنید؟(ولتاژباطری ثابت است)

آزمایش ۱۲: تقویت کننده درین مشترک

هدف آزمایش: آشنایی با آرایش درین مشترک در تقویت کننده های FET و اندازه گیری پارامترهای این نوع تقویت‌کننده و مشاهده اثر افزایش فرکانس.

تئوری آزمایش: یکی از آرایش های رایج در تقویت‌کننده های FET، آرایش درین مشترک یا سورس پیرو است. مدار این نوع تقویت‌کننده در شکل(۱۲-۱)دیده می‌شود.در این مدار R_S علاوه بر ایجاد بایاس تقویت‌کننده، سطح سیگنال AC را در خروجی افزایش می‌دهد. در این مدار داریم:

$$A_V = \frac{g_m . R_s}{۱ + g_m . R_s}$$

$$R_{in} = R_G$$

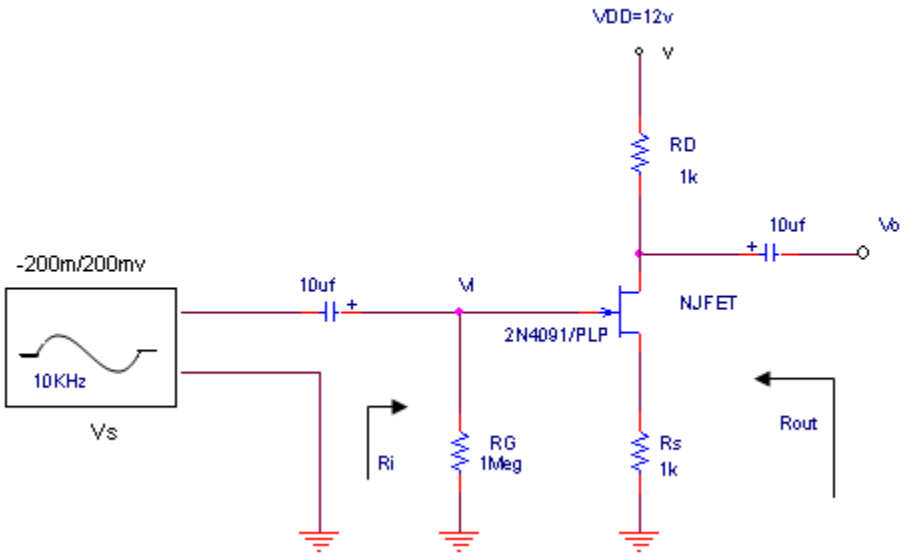
$$R_{out} = R_s \parallel \frac{۱}{g_m} = \frac{R_s}{۱ + g_m . R_s}$$

همانطور که مشاهده می‌شود، بهره ولتاژ این مدار تقریبا برابر۱، امپدانس ورودی آن بسیار زیاد و امپدانس خروجی آن کم است. این موضوع استفاده از این آرایش را در مدارهای تطبیق امپدانس و بافرها توجیه می‌کند.

مرحله شبیه سازی:

مدار شکل(۱۲-۱) را در یکی از نرم افزار های شبیه ساز رسم کرده و سپس بهره ولتاژ مدار را بدست آورید.

مرحله ۱: در مدار شکل(۱۲-۱)، V_I موج سینوسی با دامنه ۲۰۰mV وفرکانس ۱۰KHz انتخاب کنید و با اندازه‌گیری v_o و v_i ، $A_V = \frac{V_O}{V_I}$ را محاسبه کنید.



شکل(۱۲-۱)

مرحله ۲: با قرار دادن یک پتانسیومتر۱KΩ بین خروجی و زمین R_{out}، و قرار دادن یک پتانسیومتر۲MΩ به صورت سری با منبع ورودی، R_{in}را اندازه بگیرید.

مرحله ۳: اختلاف فاز بین ورودی و خروجی را اندازه بگیرید (در فرکانس۱۰KHz) فرکانس منبع ورودی را تا۱MHZ بالا ببرید.آیا مقدار اختلاف فاز تغییر می‌کند؟

مرحله ۴: $R_S = ۱k\Omega$را با یک مقاومت ۱۰kΩعوض کنید و بهره ولتاژ را مجددا اندازه بگیرید.مقدار این تغییر را توجیه کنید.

به پرسشهای زیر پاسخ دهید:

۱. چرا بهره ولتاژ درمدار درین مشترک از یک بیشتر نمی‌تواند باشد؟
۲. روشهای افزایش بهره ولتاژ را در این مدار بررسی کنید؟
۳. امپدانس خروجی تقویت‌کننده چگونه تنظیم می‌شود؟
۴. در مرحله سوم چرا با افزایش فرکانس ،اختلاف فاز بین ورودی و خروجی تغییر می‌کند؟
۵. چرا از این مدار به عنوان بافر استفاده می‌شود؟

ضمیمه ۱ :آشنایی با المانهای الکترونیکی

خواندن مقاومتها :

مقدار هر مفاومت با سه رنگ روی آن مشخص می‌شود. رنگ اول و دوم مقدار و رنگ سوم ضریب و رنگ چهارم خطای مقاومت است. هر رنگ در مقاومتها نماینده یک عدد است.

در مقاومتهای پنج رنگ اول ، دوم و سوممقدار و رنگ چهارم ضریب و رنگ پنجم تلرانس (خطا) است.

توجه شود که اگر رنگ سیاه بعنوان ضریب بکار رود، ضریب مربوط یک خواهد بود.

تذکر : اگر رنگ سوم مقاومت (ضریب) طلایی بود ، ضریب ۰/۱ و اگر نقرهای بود۰۱ /۰ است.

توان مقاومتها به جثه آنها بستگی دارد و هر چه جثه مقاومتها بزرگتر باشد، توان آنها بیشتر است.

مقاومتها با توانهای ۱W و $\frac{۱}{۲}$W و$\frac{۱}{۴}w$ تهیه می‌شود.

خواندن مقدار خازنها :

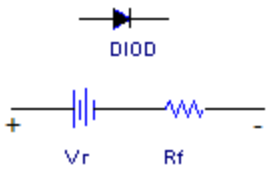
مقدار خازن اغلب بصورت pf یا μf نوشته می‌شود. در خازنهایی که مقدار آنها با عدد مشخص شده است، دو رقم اول مقدار و رقم سوم نشان دهنده ضریب است.مثلا :

$$۱۰۴ \dashrightarrow \quad ۱۰ \times ۱۰^{۴}\, pf = ۱۰۰\, nf = ۰.۱\, \mu f$$

در خازنهایی که با سه رنگ مقدارشان مشخص شده است همانند مقاومتها عمل می‌شود. در آنهایی که با پنج رنگ مشخص شده است ، رنگ اول و آخر را رها کرده و با سه رنگ باقیمانده مثل سابق عمل می‌کنیم. رنگ اول ضریب حرارتی و رنگ پنجم تلرانس خازن را مشخص می‌کند. خازنهای الکترولیت معمولا مقدارشان از $۱\mu f$ به بالاست، پایه بلندتر مثبت و پایه کوتاهتر منفی است. در مداراتی که از خازن الکترولیت استفاده می‌شود، جهت خازن باید رعایت شود.

تشخیص پایه های دیود :

دیودها هنگامی که هدایت می‌کنند مقاومت کمی از خود نشان می‌دهند. در حالت معکوس مقاومت دیده شده از دو سر آنها بسیار بزرگ است، بنابراین از این خواص می‌توان در تعیین سرهای دیود استفاده کرد. شکل (۱) مدار معادل یک دیود معمولی را در حالت بایاس مستقیم (هدایت) نشان می‌دهد.



شکل (۱) مدار معادل دیود واقعی

برای آنکه اثر مقاومت R_f توسط اهم‌متر مشهود گردد، باید ولتاژ مدار باز اهم‌متر (V_O) از V_γ بزرگتر باشد. این شرط در مورد اهم‌مترهای آنالوگ همواره برقرار است ولی در مورد اهم‌مترهای دیجیتال همواره صادق نیست. در بعضی از اهم مترهای دیجیتال در هیچ حوزه‌ای ولتاژ مدار باز خروجی به حد ولتاژ آستانه دیود نمی‌رسد ولی در اغلب اهم‌مترهای دیجیتال در وضعیتی که با سمبل دیود (⊣◀) مشخص گردیده است، می‌توان مقاومت استاتیکی دیود در یک جریان خاص (که توسط اهم متر و کلید حوزه تعیین می‌شود) را مشخص نمود.

بطور مثال با ولتمتر فلوک (شماره ۸۰۲۰) در سه حوزه ای که روی آن علامت دیود قرار دارد می‌توان دیود را آزمایش نمود. اگر مولتی‌متر دیجیتال در دسترس نیست می‌توان از سیمپسون استفاده نمود. ترمینال‌های خروجی اهم‌متر را به دو سر دیود که کاتد و آند آن معلوم نیست وصل می‌کنیم. اگر اهم‌متر، اهم پایین را نشان دهد ترمینال مثبت آند و ترمینال منفی کاتد دیود را نشان می‌دهد و اگر اهم‌متر، اهم زیادی را نشان دهد ترمینال مثبت کاتد و ترمینال منفی آند دیود را معرفی خواهد کرد.

توجه داشته باشید اهم‌مترهایی که از نوع Avometer هستند در هنگام آزمایش دیود، اگر اهم پایین را نشان دهند، سر مثبت معرف کاتد و سر منفی معرف آند می‌باشد. با توجه به اینکه $V\gamma$ در حدود ۰,۷ v است، همه مولتی‌مترهای دیجیتال در حوزه (⊣◀ $V\gamma$) را نشان می‌دهند، به این ترتیب از طریق سنجش ولتاژ نیز می‌توان از صحت دیودها مطمئن شد.همچنین کاتد و آند دیودها را می‌توان توسط علائم قراردادی نیز مشخص کرد. مشخصات دیودها و جهت کاتد را گاهی روی آنها می‌نویسند و گاهی نیز مانند مقاومتها از نوارهای رنگی استفاده می‌کنند، در این حالت نوار پهن تر جهت کاتد را نمایش می‌دهد.

منبع تغذیه :

منبع تغذیه همانند یک باتری متغیر است و دارای قطب مثبت و منفی است و اتصال سوم که به صورت علامت زمین است به قطب منفی وصل نیست و به بدنه دستگاه متصل است. برای تنظیم ولتاژ سر مثبت و منفی را به یک مولتی‌متر که به حالت ولتمتر قرار گرفتهوصل کرده و با ولوم COARSE مقدار ولتاژ را تغییر داده و روی ولتمتر مشاهده می‌کنیم. ولوم FINE برای تنظیم دقیقتر است.

تشخیص پایه های ترانزیستور :

تشخیص پایه‌های ترانزیستور FET آسان نیست برای همین پیشنهاد می‌کنیم که از کاتالوگها برای پیدا کردن پایه‌های آنها استفاده کنید. در اینجا راهی برای پیدا کردن پایه‌های ترانزیستورهای BJT پیشنهاد می‌کنیم. اگر شما از اهم‌متر آنالوگ استفاده می‌کنید باید به صورت زیر عمل کنید:

برای پیدا کردن BASE پایه‌ای را پیدا کنید که از یک طرف به دو پایه دیگر راه دهد و از طرف دیگر راه ندهد. برای این کار اهم‌متر را روی Rx۱ قرار دهید.

دقت کنید که کدام قطب اهم‌متر به پایه بیس ترانزیستور متصل است، اگر منفی متصل است ترانزیستور NPN و اگر مثبت متصل بود ترانزیستور PNP است.

حال باید مقاومتهای بین بیس و امیتر و همچنین بیس و کلکتور را چک کنید ، هر کدام که مقاومت بیشتری را نشان داد آن پایه امیتر و دیگری که مقاومت کمتری دارد پایه کلکتور است.

اگر شما از اهم متر دیجیتال استفاده می‌کنید ، باید به صورت زیر عمل کنید :

برای پیدا کردن پایه‌های ترانزیستورهای BJT توسط اهم‌متر دیجیتال، ابتدا باید اهم‌متر را روی علامت دیود گذاشته و سپس دو پایه‌ای را پیدا کنید که از هیچ طرف به هم راه ندهند (روی اهم متر علامت ۱ دیده می‌شود) این دو پایه یکی امیتر و دیگری کلکتور است پس به این ترتیب پایه باقیمانده بیس خواهد بود. حال شما باید یک بار سیم مثبت اهم متر را روی بیس قرار دهید و سیم منفی اهم متر را به یکی از دو پایه اهم‌متر متصل کنید، اگر عددی را بر روی اهم‌متر مشاهده نمودید یعنی ترانزیستور شما NPN است بنابراین اگر چنین بود سیم منفی را به پایه بیس وصل کنید، حال می‌خواهیم پایه های کلکتور و امیتر ترانزیستور را پیدا کنیم، برای این کار سیم مثبت (اگر ترانزیستور PNP بود سیم منفی) را به بیس ترانزیستور وصل کنید و حال ولتاژ آستانه دیود را بین هر دو پایه مشاهده کنید (عددی که اهم متر روی علامت دیود نشان می‌دهد.) هر کدام که ولتاژ آستانه بیشتری داشت امیتر خواهد بود و دیگری نیز کلکتور است بدین ترتیب شما هم نوع ترانزیستور و هم پایه های آن را مشخص نموده اید .

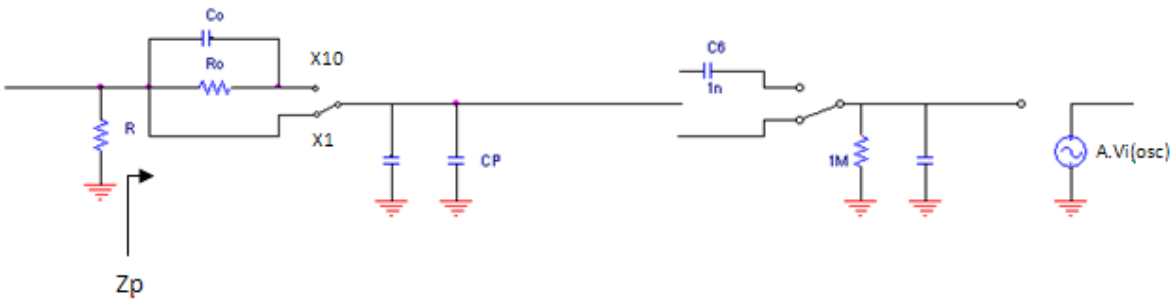
ضمیمه ۲ : مدل مداری پروب و ورودی اسیلوسکوپ

اسیلوسکوپ وسیله‌ای است که به منظور مشاهده و اندازه‌گیری شکل موج‌های الکتریکی بکار می‌رود، و پروب های اسیلوسکوپ مدارهای فعال و یا غیر فعال هستند که برای انتقال سیگنال‌های الکتریکی و مدارهای الکتریکی به ورودی اسیلوسکوپ مورد استفاده قرار می‌گیرند. بطور کلی این پروبها باید دارای چند مشخصه مهم باشند که عبارتند از :

۱. اثر بارگذاری کوچک بر روی مدار
۲. دارای پهنای باند فرکانسی عبور مناسب
۳. سیگنال به نویز بزرگ

پروبهای فعال عموما دارای امپدانس ورودی بزرگی هستند و سیگنال الکتریکی را ابتدا تقویت کرده و سپس توسط کابل به اسیلوسکوپ ارسال می‌دارند. عموما این پروبها در فرکانسهای نسبتا بالا مورد استفاده قرار می‌گیرند. پروبهایی که در آزمایشگاه الکترونیک موجودند، از نوع غیر فعال بوده و دارای بهره ولتاژ ۱ و $\frac{۱}{۱۰}$ در پهنه وسیعی از فرکانسها می‌باشند. هنگامیکه پروب اسیلوسکوپ را در گره ای از مدار قرار می‌دهید به علت اثر بارگذاری که بر روی آن گره از مدار نسبت به زمین قرار می‌دهد ، شکل موج واقعی مدار را تغییر داده و در نتیجه شکل موج واقعی مدار را نمی‌توان توسط اسیلوسکوپ مشاهده کرد.

شکل (۱) مدار معادل پروب و اسیلوسکوپ را در حالتهای مختلف نشان می‌دهد، همانطوری که مشاهده می‌شود مجموعه پروب و تقویت‌کننده ورودی اسیلوسکوپ دارای اثر بار گذاری مقاومتی و خازنی می‌باشندکه میزان آن بستگی به ضریب تضعیف پروب (x۱ , x۱۰) و کوپلاژ اسیلوسکوپ (DC , AC) دارد.

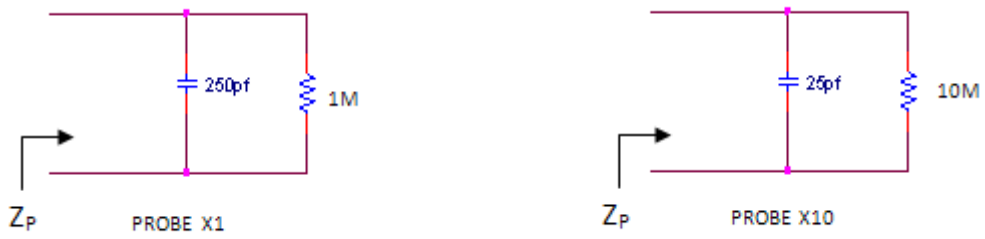


شکل (۱) مدار معادل پروب و ورودی اسیلوسکوپ لیدر

مقادیر عددی مقاومتها و خازنهای داده شده در شکل (۱) مربوط به پروب و اسیلوسکوپ لیدر می‌باشند و برای انواع دیگر پروبها و اسیلوسکوپها اندازه این المانها ممکن است که مقادیر دیگری را به خود اختصاص دهند.

همانطوری که در شکل (۱) مشاهده می‌شود، میزان تغییر ولتاژ گره A در هنگام اتصال پروب به این گره، بستگی به پهنای باند سیگنالهای مدار و همچنین امپدانس دیده شده از دو سر مدار (Zout) دارد. ولی آنچه که ما بر روی صفحه اسیلوسکوپ مشاهده می‌کنیم ضریبی از ولتاژ $V_{i(osc)}$ است که در پهنه وسیعی از فرکانسها به صورت ضریبی از ولتاژ $V_P(t)$ (یا مولفه $\mathrm{AC}V_P(t)$) می‌باشد.

به طور کلی مجموعه پروب و اسیلوسکوپ لیدر دارای مدارهای معادل تقریبی شکل (۲) می‌باشند.



شکل (۲) مدارهای معادل تقریبی ورودی پروب لیدر